

---

ПРЕЗЕНТАЦИЯ МИКРОПРОЦЕССОРА

**1890ВМ7Я**

Разработанного в НИИСИ РАН

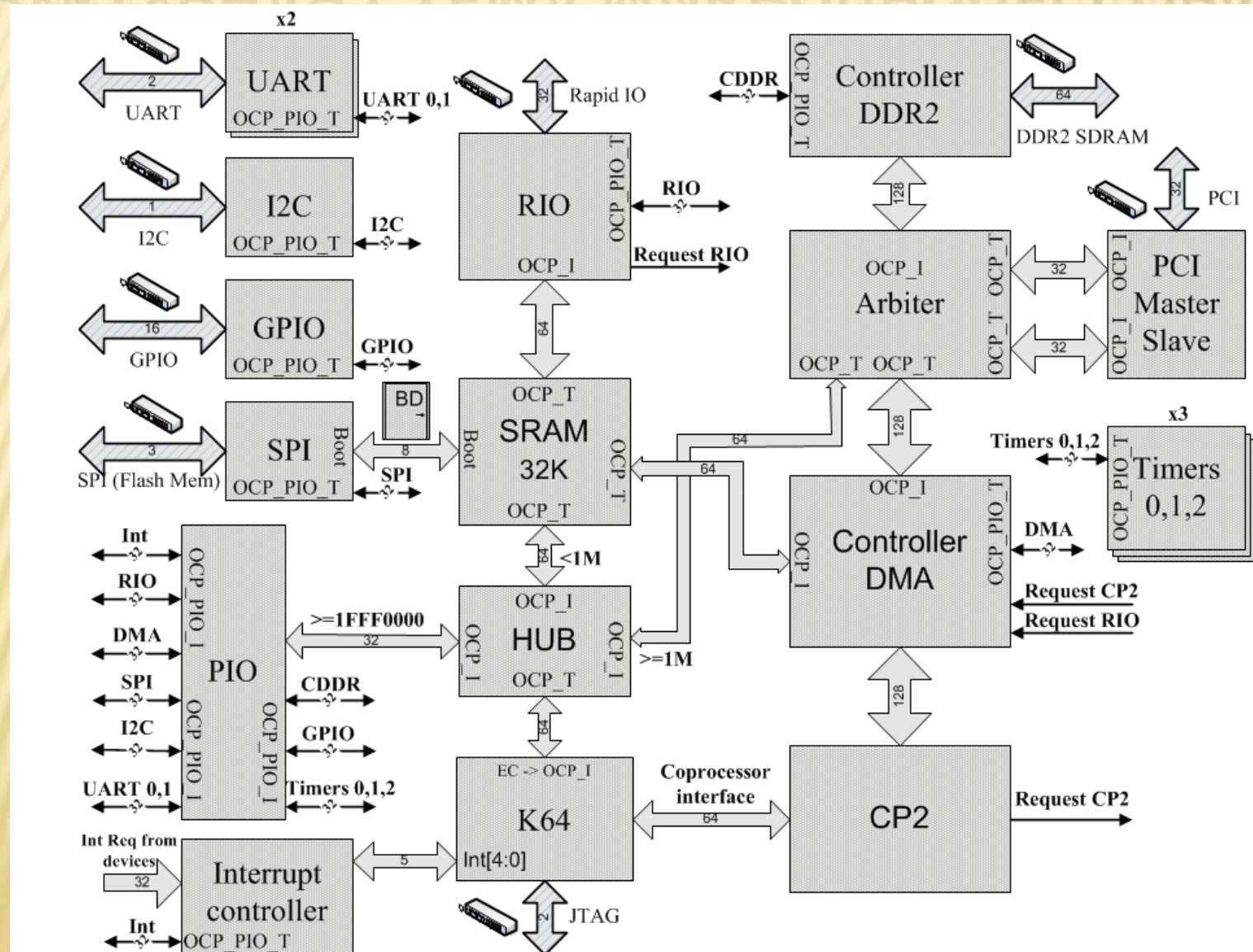
# НАЗНАЧЕНИЕ МИКРОСХЕМЫ

- ❑ Микросхема цифровой обработки сигналов 1890BM7Я с интерфейсом RapidIO представляет собой 128-разрядный микропроцессор с архитектурой SIMD и VLIW.
- ❑ Микросхема предназначена для применения в многопроцессорных вычислительных комплексах, ориентированных на обработку 32-разрядных вещественных и комплексных чисел одинарной точности, в том числе в системах обработки сигналов, гидроакустике.

# ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

- ❑ Тактовая частота 200 МГц
- ❑ Пиковая производительность – 8 Гфлопс
- ❑ Пиковая скорость обмена с памятью ddr2 – 3,2 ГБайт/с
- ❑ Пиковая скорость RapidIO – 1 Гбайт/с
- ❑ Проектные нормы КМОП 0,18 мкм
- ❑ Архитектура SIMD, VLIW
- ❑ Время выполнения задачи cFFT-1024 ~14 мкс
- ❑ Напряжения питания 1,8 В; 3,3 В
- ❑ Энергопотребление ~8 Вт
- ❑ Диапазон рабочих температур от -60 С до +85 С
- ❑ Вычисление 4-х бабочек Фурье, 4-х элементарных функций на каждом такте частоты

# СТРУКТУРНАЯ СХЕМА МИКРОПРОЦЕССОРА

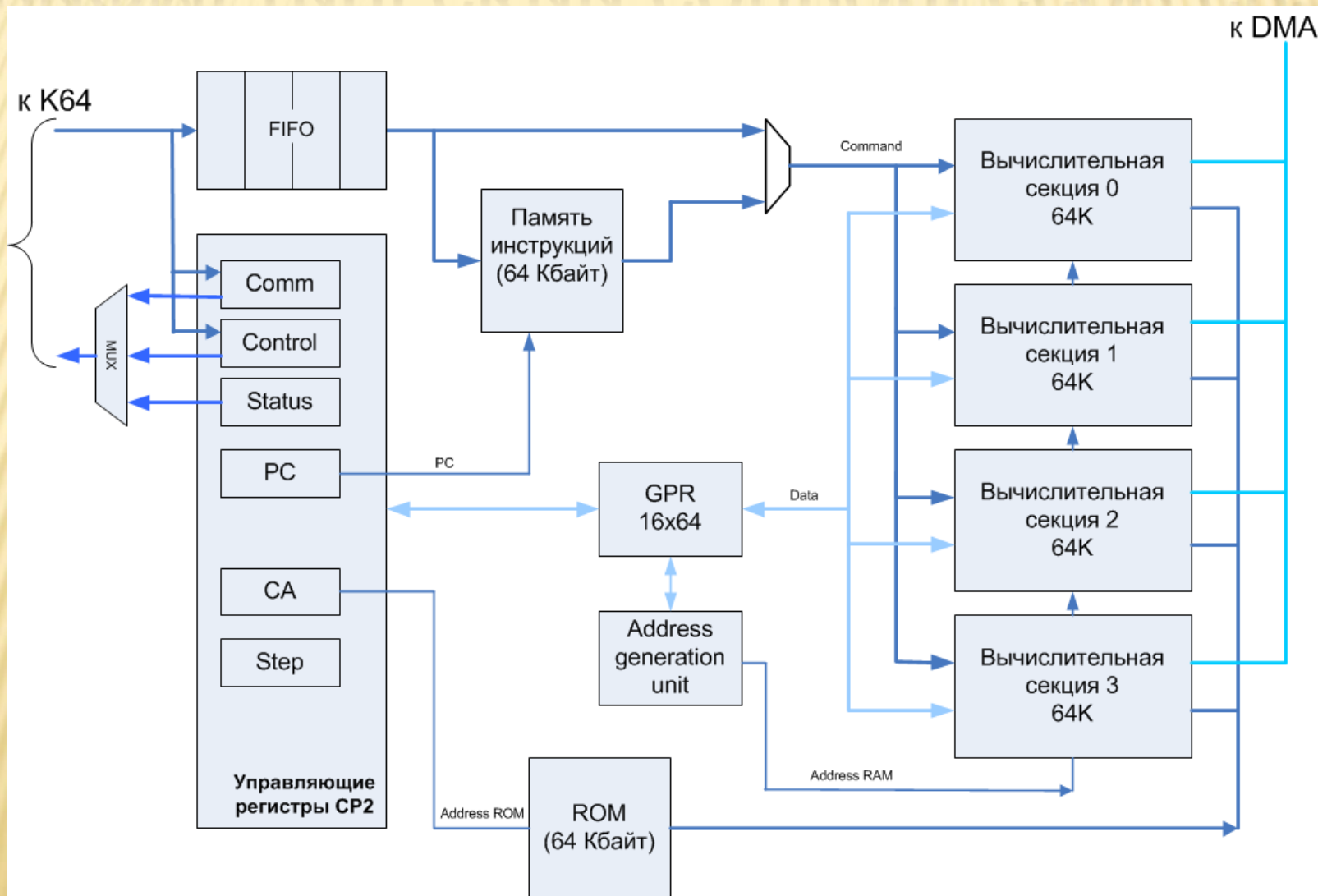


# ОРГАНИЗАЦИЯ ВЫЧИСЛЕНИЙ

---

- ❑ Ядро K64 -> Сопроцессор CP2
- ❑ Сопроцессор CP2 <-> DMA Контроллер
- ❑ DMA Контроллер <-> RapidIO, ddr2 ram

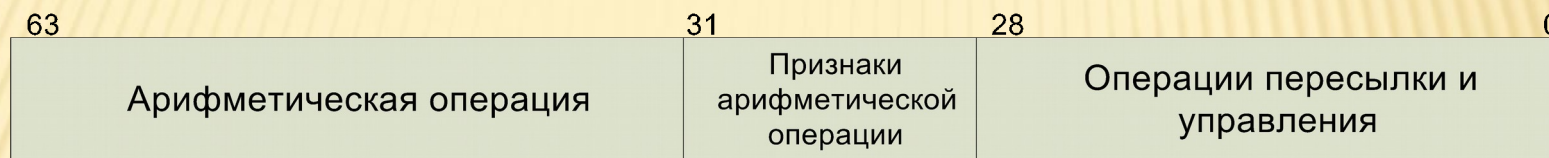
# АРИФМЕТИЧЕСКИЙ СОПРОЦЕССОР CP2



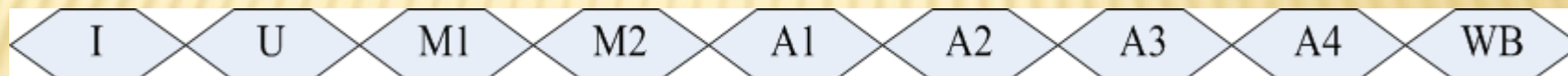
# АРИФМЕТИЧЕСКИЙ СОПРОЦЕССОР CP2

- ❑ Архитектура SIMD:
  - ❑ 1 поток команд, память команд 64 Кбайт;
  - ❑ 4 секции, память данных 64 Кбайт в каждой;
- ❑ FIFO команд на 8 слов 64разр.;
- ❑ 16 GPR регистров и 16 IR интерфейсных регистров 64разр.;
- ❑ Адресные регистры AGU:
  - ❑ 16 регистров адреса 13разр.;
  - ❑ 16 регистров модификации адреса 13разр.;
  - ❑ 16 регистров режима модификации 13разр.;
- ❑ Прямая и косвенная (3 режима) адресация;
- ❑ Стек подпрограмм (16 ячеек) и стек циклов (16 ячеек);
- ❑ ПЗУ коэффициентов для бабочки Фурье 64Кбайт, для углов  $0 - \pi/4$ ;
- ❑ Отсутствие аппаратной зависимости по данным и ресурсам.

# ОРГАНИЗАЦИЯ КОНВЕЙЕРА КОМАНД



Формат VLIW команды



Арифметический конвейер 9 тактов



Конвейер пересылки данных 4 такта

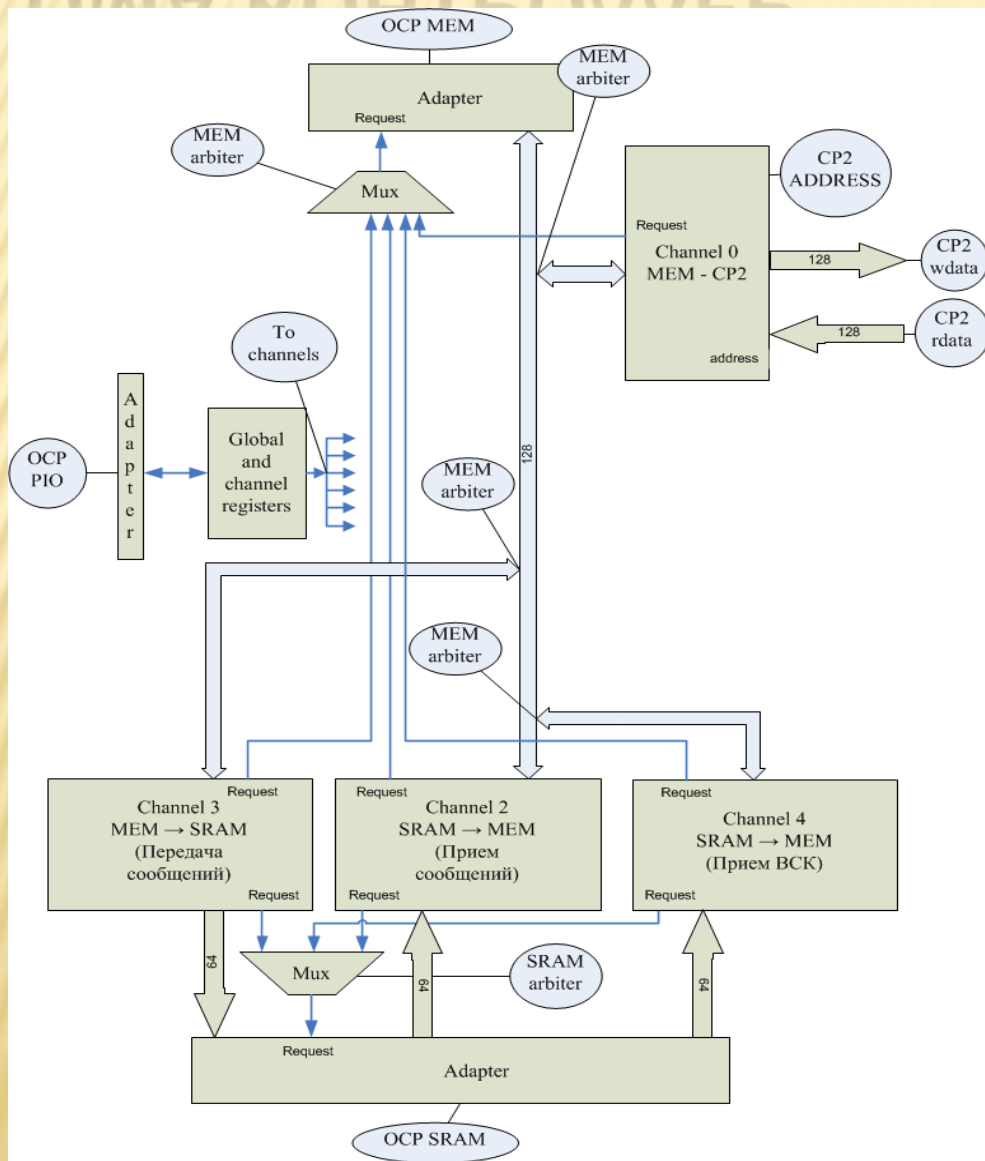




# ФОРМАТ ДАННЫХ И СИСТЕМА КОМАНД

- 64-разрядное слово из 2-х 32-разрядных с плавающей точкой одинарной точности:
  - C - комплексное число (32бит-RE, 32бит-IM);
  - PS - пара вещественных чисел (32бит, 32бит);
  - S - вещественное число одинарной точности (32 бит);
  - PW - пара целых чисел (32бит, 32бит);
  - W - целое число (32 бит).
- Арифметические операции над комплексными числами (Умножение с накоплением, Эрмитово умножение, Бабочка Фурье);
- Арифметические операции над парой 32-разрядных вещественных чисел (Умножение с накоплением, Умножение 2x2-матрицы на вектор, Скалярное произведение 4-векторов);
- Преобразование форматов;
- Операции с целыми числами;
- Операции вычисления элементарных функций над 32-разрядными вещественными числами ( $1/X$ ,  $1/\sqrt{X}$ ,  $\sin X$ ,  $\log_2 X$ ,  $2^X$ ,  $\text{atan} X$ , приведение аргумента).

# DMA КОНТРОЛЛЕР



- Прием/передача данных DDR2 RAM – CP2 (4 локальных ОЗУ);
- Передача сообщений RapidIO;
- Прием пакетов RapidIO по скоростному каналу;
- Прием сообщений RapidIO.

# DMA: КАНАЛ CP2 – DDR2 RAM

- ❑ Обмен между ddr2 ram и 4-мя локальными ОЗУ CP2;
- ❑ 2 независимых генератора адреса ddr2 и CP2;
- ❑ 2-х мерная адресация памяти: Nx, StepX, Ny, StepY, Vx;
- ❑ Дополнительные компараторы адреса для каждой из 4-х ОЗУ для разрешения записи данных в CP2;
- ❑ 2 режима выгрузки из 4-х ОЗУ CP2: 1) По 1-4 слова из каждого ОЗУ; 2) 4 полных запуска адресного генератора для каждого ОЗУ;
- ❑ Бит-реверсивная адресация CP2;
- ❑ Синхронизация с CP2;
- ❑ Возможность нелинейного (условного) перехода между дескрипторами;
- ❑ Нет аппаратной проверки равенства объема данных ddr2 и cp2;

# ИНТЕРФЕЙС RAPIDIO

---

- ❑ Параллельный двунаправленный 8 бит LVDS;
- ❑ Частота 250 МГц;
- ❑ Пропускная способность в оба направления 500 + 500 Мбайт/сек;
- ❑ Прием/отправка пакетов по 256 байт;
- ❑ Прием/отправка сообщений (Message) по 4 Кбайт;
- ❑ Прием/отправка Doorbell;
- ❑ Прием/отправка Maintenance;

# СРЕДСТВА ОТЛАДКИ И ПРОГРАММИРОВАНИЯ

- ❑ Компилятор;
- ❑ Симулятор (СИ – модель);
- ❑ E JTAG;
- ❑ Операционные системы: Linux, ОСРВ 3.0;
- ❑ Библиотека VSIPL (~400 функций);
- ❑ Модули:
  - ❑ 6U – 2x 1890BM7Я, ddr2 ram, коммутатор RIO, мост RIO, Ethernet, PCI;
  - ❑ Мезонин – 1x 1890BM7Я, ddr2 ram, RIO.

# МИКРОСХЕМЫ С ИНТЕРФЕЙСОМ RAPID IO

- ❑ 1890BM7Я – 128-разрядный специализированный микропроцессор;
- ❑ 1890КПЗЯ – 8-ми портовый коммутатор параллельного RapidIO;
- ❑ 1890ВГ18Я – мост параллельный/последовательный RapidIO, коммутатор, преобразователь интерфейса от датчиков, контроллер PCI.

# СТРУКТУРА СЕТИ RAPID IO

